



2022 업데이트

# 제품 기술 안내서

의 새로운 세대  
박막 전자공학

빠르다. 유연함 .간단합니다.

Amorphyx   
*Simple. For a Change.*



2022년 11월

고객 및 파트너 대상:

Amorphyx 는 재료 과학과 전자공학의 교차점에 있는 혁신가이다. 이 회사는 2012년 새로운 세대의 박막 전자 장치와 회로 성능, 비용 및 제조성을 정의하는 데 비정질 금속의 이점을 활용하기 위해 설립되었습니다.

박막 반도체의 기본적인 재료 특성은 유연한 집적 회로의 미래를 지지하지 않습니다 - 빠르다. 유연함 .간단합니다. 학계와 디스플레이 업계가 갈수록 복잡해지는 금속산화물 반도체 소재를 통해 박막 트랜지스터 성능을 높이는데 초점을 맞춘 반면, Amorphyx 는 소자물리를 다시 찾는 길을 택했다. 10년 후 우리는 디스플레이와 사물 인터넷에서 박막 전자 기술의 미래를 정의하는 기술 제품군을 상용화했습니다.

- 금속 산화물 TFT 성능을 최대화하기 위해 높은 게이트 전계 강도의 사용에 대한 새로운 이해를 통합하기 위해 표준 박막 증착 기술 및 장비를 사용하는 금속 산화물 기반 박막 트랜지스터의 새로운 버전.
- 비정질 금속 IGZO TFT는 프리미엄 AMOLED 및 마이크로LED 디스플레이에서 LTPS TFT를 대체한다. 업계 표준 스트레스 성능에서 70 cm<sup>2</sup>/V-s 이상의 필드 효과 이동도를 제공하는 IGZO AMeTFT는 기존 TFT 제조 라인에 큰 변화가 없는 공정에서 감소된 동작 전압에서 0.1-240Hz의 가변 이미지 리프레시 속도를 가능하게 합니다.
- IGZO AMeTFT의 게이트 구조에 사용된 것과 동일한 물질 세트(비정질 금속 및 고유전 산화물)를 사용하여 속도, 유연성 및 제조 단순성의 통합을 실현하는 최초의 상용 양자 터널링 박막 전자소자의 연구 및 개발. 비정질 금속 비선형 저항기(AMNR) 및 비정질 금속 핫 전자 트랜지스터(AMHET)는 테라 헤르츠 속도 (terahertz speed) 가능한 스위칭, 고 리프레시, 고 컬러, 고 이동도(high mobility)로의 경로를 정의하며, 가요성 물질 상에 디스플레이된다.

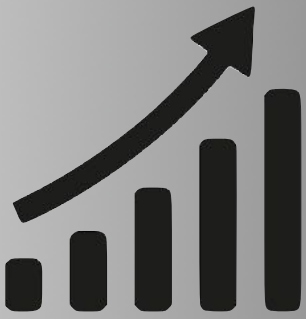
**본 문서에 제시된 AMNR, IGZO AMeTFT, IGZO AMeTFT 2T1C 및 "211" AMNR+AMeTFT 데이터는 시뮬레이션 결과가 아닌 실제 디바이스 데이터이다.** Amorphyx 는 고객이 기술 이전 및 디스플레이 개발을 지원하기 위해 사용할 수 있는 데이터인 400개 이상의 개발 웨이퍼 로트에 걸쳐 광범위한 성능 데이터를 수집했습니다.

Amorphyx 는 AMNR 및 IGZO AMeTFT 기술을 LCD, AMOLED 및 microLED 응용을 위한 표준 회로 셀에 활용하고 있다 - 이미지 품질 및 모바일 장치 전력 소비의 추가 개선을 위해 AMOLED 및 microLED 픽셀의 펄스 폭 변조 제어로 AMNR의 매우 빠른 스위칭 속도를 활용하는 것을 포함한다.

Amorphyx 에 대한 자세한 내용은 [www.amorphyx.com](http://www.amorphyx.com) 웹 사이트를 방문하십시오. 디스플레이가 새로운 세대의 소비자, 상업, 산업 및 의료 전자 제품의 기반을 마련함에 따라 현재의 계약을 확장하는 동시에 새로운 관계를 창출하고자 합니다.

친절하게도,

John Brewer  
CEO and President



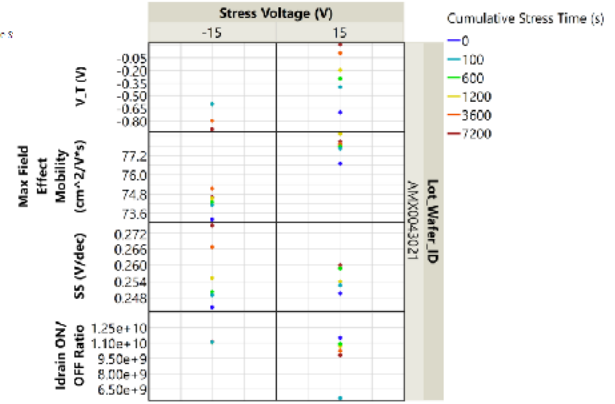
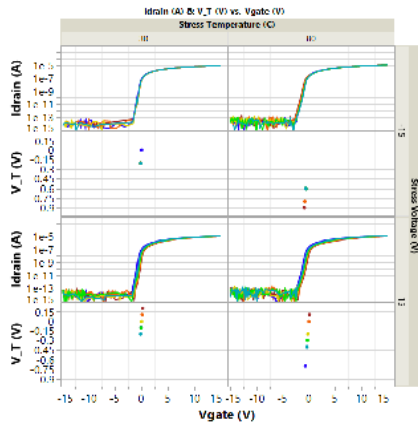
# 2022 년 진보

## IGZO계 TFT 소자

$\mu FE > 70$  및  $< 1V V_{TH}$  바이어스 스트레스 시프트일반적인 OLED/microLED 픽셀에서 작동

$\mu FE > 70$  with 20V/80°C/7200sec PBTIS = 0.7V

$\mu FE > 40$  with 30V/80°C/7200sec PBTIS = 0.8V

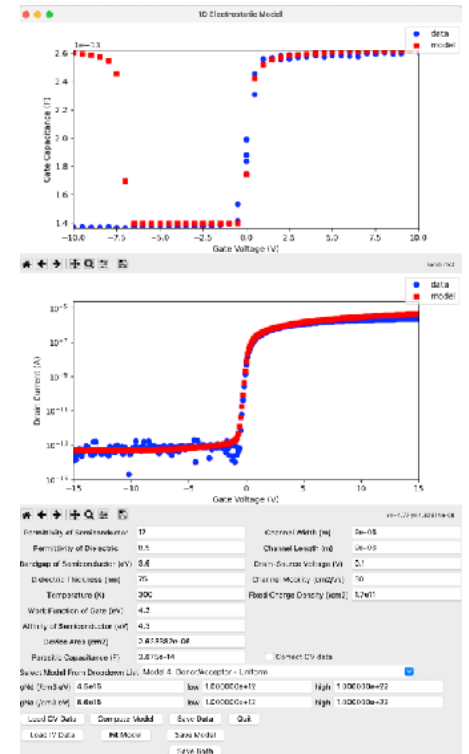


IGZO TFT 장치 물리학의 새로운 이론은 IGZO AMeTFT 성능을 위한 메커니즘을 정의한다



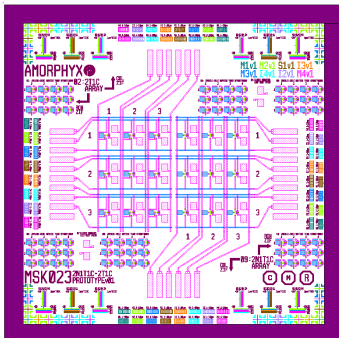
Read details in September 2022 issue of "Information Display": <https://sid.onlinelibrary.wiley.com/doi/10.1002/msid.1342>

필름/프로세싱 파라미터와 디바이스 전기적 성능 간의 분석 기반 시뮬레이션 연계

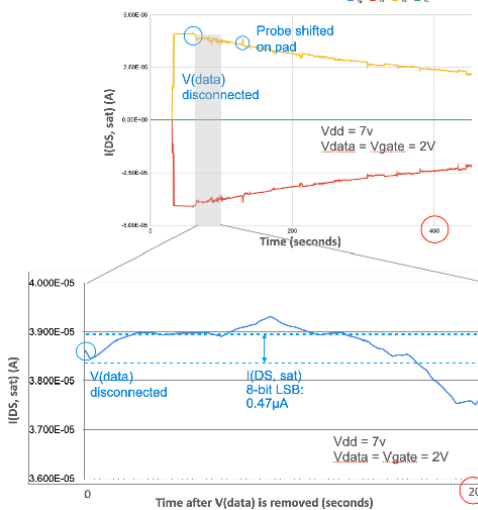


## OLED/microLED 개념 증명 픽셀 회로

0.1-120Hz 가변 이미지 주사율, 스마트폰에서 TV로 확장 가능



마이크로 LED 이미터를 갖춘 2T1C 및 2T1 3x3 픽셀 어레이를 포함하는 개발 플랫폼. 샘플링 계약에 따라 고객 평가에 사용할 수 있습니다.



비정질 게이트 금속 및 하이 k 유전체 산화물 게이트 절연체의 사용은 서브 0.1Hz 이미지 리프레시 레이트에 필요한 극도로 낮은 누설 전류와 금속 산화물 성능을 최대화하는데 필요한 높은 전계 강도를 결합한다.

IGZO AMeTFT 소자 물리학 기반 이론 모델은 Amorphyx의 독점 개발 데이터베이스를 통해 박막의 특성을 소자 전기적 성능 파라미터로 연결한다

# 미래는 순조롭다

디스플레이 산업이 지난 10년 동안 가장 큰 도전은 합리적인 가격과 전력 소비 포인트에서 고품질 이미지에 대한 소비자 요구를 충족시키기 위해 반도체 박막 트랜지스터 성능을 발전시키는 것이다.

업계의 반응은 반도체 소재 개선을 강조하는 것이었다. 이 도전에 대한 Amorphyx의 반응은 독특합니다: 솔루션의 반도체 재료에 초점을 맞추지 마십시오. 대신 TFT 자체를 다시 생각해 보십시오.

Amorphyx는 금속 산화물 재료에 초점을 맞추는 대신 시스템으로서 TFT에 초점을 맞추는 것을 선택했다. 주요 학습: 금속 산화물 TFT 이동도의 기하급수적 개선을 생성하는 높은 게이트 전계 강도의 장점.

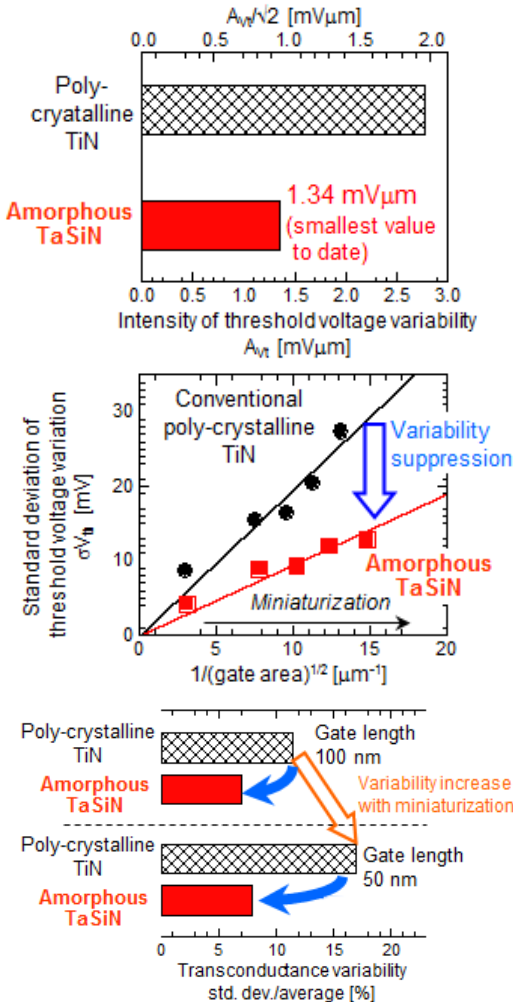
Amorphyx의 기술은 초매끄러운 비정질 금속이 박막 전자 장치를 위해 창출하는 이점을 기반으로 합니다.

- 통상적인 TFT 동작 전계장 세기에 비해 크기 정도의 증가는 표준 박막 증착 기술 및 장비를 사용하여 금속 산화물 TFT 전계 효과 이동도의 지수적 증가에 액세스한다. 동일한 수준의 전계 강도로 인해 가장 빠르고 간단한 박막 전자 소자 - 양자 터널링 스위치 및 트랜지스터.
- 더 얇은, 고-k 유전체 TFT 비정질 게이트 절연체들은 기존의 LTPS 및 IGZO TFT 응력 성능을 충족시키면서 실리콘 및 금속 산화물 TFT들의 이동도 및 임계 전압 변동 제한들을 감소시킨다. 비정질 금속들과 하이-k 유전체 산화물들의 동일한 조합은 고-신뢰성 양자 터널링 전자장치를 지원한다.

비정질 금속은 VLSI FinFET CMOS 기술에서 무어 법칙 (Moore's Law) 장점을 제공하기 위한 것이므로 박막 전자 소자 성능의 미래 기반입니다. LTPS-등급의 동작 바이어스 안정성을 유지하면서 LTPS-등급의 전계 효과 이동도를 달성하기 위해 게이트 커패시턴스에 저장된 에너지를 증가시킴으로써, 비정질 금속-기반 디바이스들은 새로운 세대의 박막 집적 회로들을 정의한다:

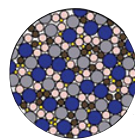
**빠르다. 유연함 .간단합니다.**

비정질 금속은 양자 터널링 소자 속도와 제조 단순성이 반도체를 넘어서는 변곡점을 이끌어냄으로써 박막 전자산업의 미래로 가는 다리를 만들며, 이는 유연하고 고성능 디스플레이 및 집적 회로의 미래를 가능하게 한다.

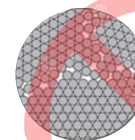


VLSI CMOS FinFET 구조에서의 연구는 비정질 게이트 금속의 이동도 및 임계 전압 변동성 이점을 검증한다

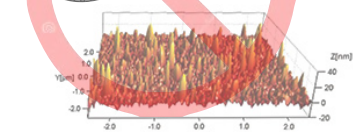
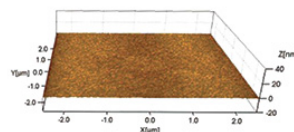
(Source: "FinFET with the World's Smallest Characteristics Variability"  
[https://www.aist.go.jp/aist\\_e/list/latest\\_research/2013/20130326/20130326.html](https://www.aist.go.jp/aist_e/list/latest_research/2013/20130326/20130326.html))



Amorphous Metal

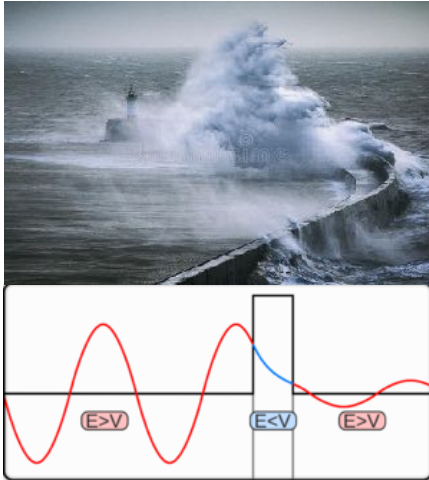


Crystalline Metal



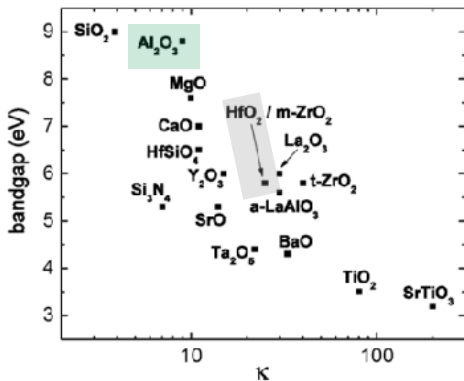


# 기초



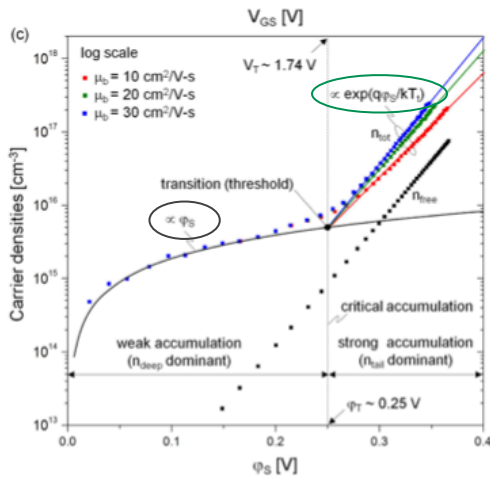
양자 터널링은 절연체 재료에 의해 제시된 에너지 장벽보다 더 큰 전기장 에너지를 요구한다.

이것은 높은 전기장 강도를 의미하며 - 절연체 재료의 선택, 전극 금속 평활성 (smoothness)을 중요하게 만든다



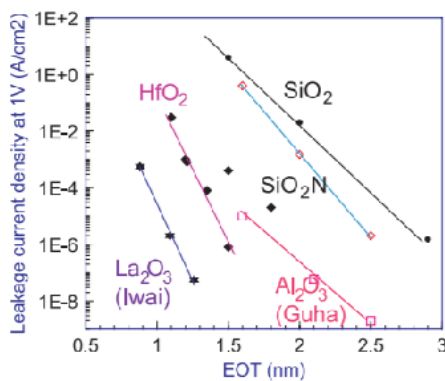
G. C. Jegert, "Modeling of Leakage Currents in High-k Dielectrics", thesis dissertation at Technical University of Munich, Dec. 2011.

높은 전계 강도를 사용하려면 소자 크기를 최소화하기 위한 높은 유전율과 낮은 누설 전류 외에 높은 항복 전압에 최적화된 절연체가 필요하다. Amorphyx 는 박막 전자 소자 제품군을 위해 알루미늄 산화물을 선택했으며 알루미늄 산화물과의 계면 적합성을 위해 비정질 금속으로 티타늄 알루미늄을 선택했습니다.



Lee and Nathan, "Conduction Threshold in Accumulation-Mode InGaZnO Thin Film Transistors", *Nature Scientific Reports*, 6-22567, Electrical Engineering Division, Department of Engineering, University of Cambridge, 2 March 2016.

IGZO AMeTFT는 높은 게이트 전계 강도를 사용하는 IGZO 동작 바이어스 스트레스 성능으로 LTPS 이동도를 전달하는데 있어서 표면 전위에 대해 캐리어 밀도의 지수 증가 영역을 이용한다.

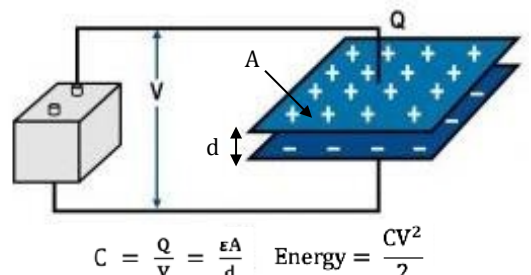


J. Robertson, "High dielectric constant oxides," *The European Physical Journal Applied Physics*, vol. 28, no. 3, pp. 265-291, Dec. 2004.

Amorphyx의 획기적인 박막 전자 소자 제품군은 VLSI CMOS에서 "Moore's Law"를 발전시킨 것과 동일한 원리를 기반으로 하며, 게이트 전기장 강도를 높여 트랜지스터 이동성을 증가시킵니다.

전기장 강도를 증가시키는 것은 높은 에너지 레벨들을 유지하고 절연체 영역에 걸친 전기장 강도의 균일성을 최대화할 수 있는 절연체들의 사용을 요구한다.

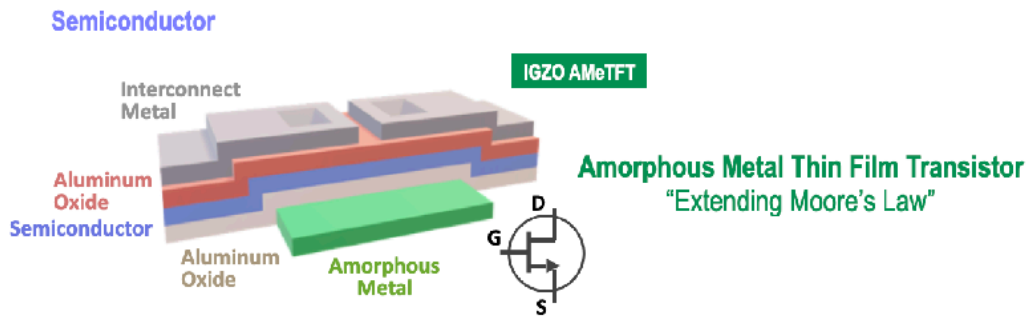
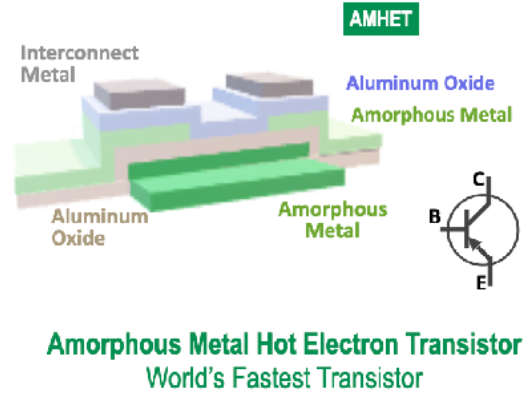
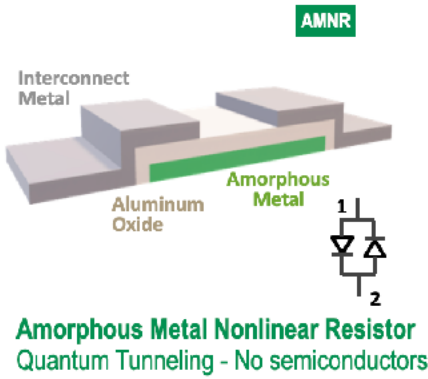
비정질 금속 전극들은 고 전계 강도 디바이스들의 제조에 있어서 중요하다. 이들의 초평활한 표면은 절연체의 전체 영역에 걸쳐 일정한 절연체 두께(d)를 보장한다. 이는 절연체에 걸친 응력의 균일성을 보장하여, 절연체 파괴 전계 강도를 최대화하고 누설 전류를 최소화한다.



비정질 금속의 사용을 통해 절연체 유전율(epsilon)을 증가시키고 절연체 두께(d)를 감소시키는 것은 디바이스에 저장된 에너지의 크기 차수 (order-of-magnitude) 를 증가시킨다. 이 에너지는 게이트 전기장을 이용하여 반도체로 전달된다.

SiO2	$E_g(eV)$	Band gap	9
	$\epsilon_{ox}$	Relative permittivity	3.9
Si3N4	$E_g(eV)$	Band gap	5.3
	$\epsilon_{ox}$	Relative permittivity	7.5
Al2O3	$E_g(eV)$	Band gap	8.8
	$\epsilon_{ox}$	Relative permittivity	9.3
HfO2	$E_g(eV)$	Band gap	6
	$\epsilon_{ox}$	Relative permittivity	22.0

# 새로운 세대의 박막 전자 장치



Amorphyx는 고성능 고전계 강도 박막 전자 소자 제품군의 기반으로 비정질 티타늄 알루미늄 금속 및 알루미늄 산화물 단일 재료 스택을 사용합니다.

단일-게이트 AMeTFT는 IGZO를 이의 지수 영역으로 에너지이징하기 위해 이들 물질을 사용한다. Al<sub>2</sub>O<sub>3</sub> 고유전율을 비교적 얇은 50-75nm 게이트 절연체와 조합하면 디스플레이 산업의 종래의 단일 게이트 IGZO TFT 구조에 비해 게이트 전계 강도가 상당히 증가한다. 비정질 금속 게이트의 극도로 매끄러운 표면은 절연체의 파괴 전압 성능을 손상시키지 않으면서 더 얇은 게이트 절연체를 가능하게 한다.

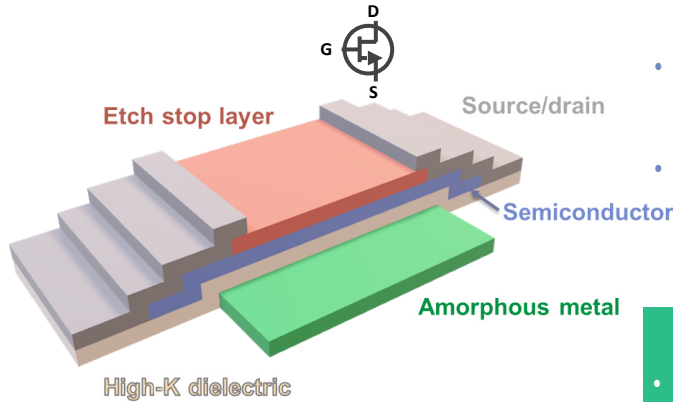
AMNR은 모바일 디바이스에 적합한 "온" 전압을 달성하기 위해 이러한 재료를 사용한다. 10-20nm 범위의 절연체 두께는 파울러-노드하임 전계 방출을 지원하기 위해 충분한 전계 강도를 보장하는 반면, 비정질 금속의 초매끄러운 표면은 터널링 영역 전체에 걸쳐 균일한 전류 밀도를 보장하며, 이는 높은 신뢰성과 안정성 성능에 중요하다.

AMHET는 현재 연구 단계에 있다. 검증된 AMNR 소자 기술을 전계 방출 기반 파울러-노드하임 터널링 트랜지스터에 통합한다. AMHET의 전계 방출 메커니즘은 간단한 구조와 유연한 재료 스택에서 세계에서 가장 빠른 트랜지스터가 되도록 합니다. 빠르고 유연하며 단순한 - 미래의 집적 회로에 이상적인 장치.

# 비정질 금속 TFT: LTPS 성능, a-Silicon 단순성

## 고유전율

- Al<sub>2</sub>O<sub>3</sub> 10-50nm
- Room Temperature Reactive Sputter



- 매끄러운 계면은 유효 반도체 채널 두께를 증가시키고, 따라서 이동도를 증가시킨다
- 매우 매끄러운 게이트 금속 표면은 매우 매끄러운 게이트 절연체-반도체 인터페이스를 보장하여 이동성 및 작동 스트레스 성능을 개선합니다.

## 고유전율

- Al<sub>2</sub>O<sub>3</sub> 50-100nm
- Room Temperature Reactive Sputter

- 실리콘-기반 게이트 절연체들에 관련된 누설 전류, VTH 변동들을 감소시킨다
- 게이트 절연체의 두께가 얇아 이동성이 향상됩니다.

## 비정질 금속 게이트

- TiAl<sub>3</sub> 50-75nm
- Room Temperature Sputter
- <5Å RMS surface roughness
- Wet or dry etch

새로운 게이트 물질 세트는 비정질 실리콘과 금속 산화물 TFT에 무어의 법칙 개선을 가져온다

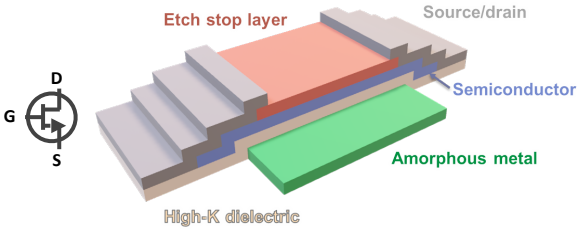
## 주요 이점

이미지 해상도, 새로 고침 빈도 증가

제조 능력 향상

- 비정질 금속 게이트, 하이-k 유전체 게이트 절연체의 이점을 활용
  - 증가된 게이트 전기장 에너지는 IGZO에서 이용 가능한 캐리어 밀도의 I(DS)에 대한 자유 전자 밀도로의 변환을 증가시킨다
- 고유전체 게이트 절연체는 반도체와의 상호 작용에 의한 누설 전류를 최소화한다
  - 0.1-240Hz 가변 이미지 주사율 지원
- 비정질 금속 게이트
  - 초매끄러운 게이트 금속은 더 얇은 게이트 절연체 = 증가된 이동도, 디스플레이에 걸친 감소된 VTH 변동을 가능하게 한다
- 기존 TFT 하부 및 상부 게이트 구조 지원
- LTPS TFT 에 대한 마스크 수의 50% 미만 - 현재 금속 산화물 스택과 유사

# IGZO AMeTFT 성능: 뛰어난 안정성과 높은 이동성

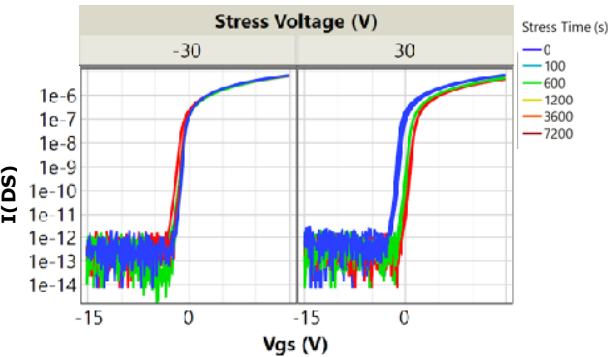
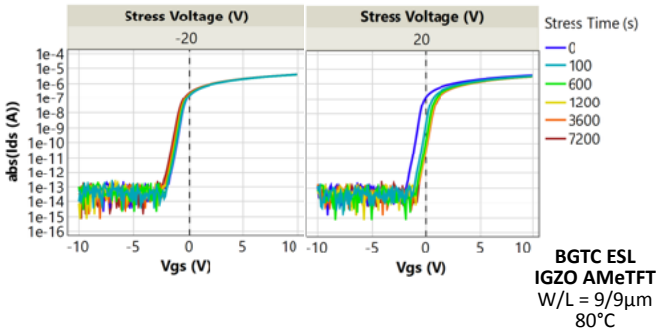


비정질 금속 게이트의 매우 매끄러운 표면은 표준 TFT 구조에서 얇은 게이트 절연체를 가능하게 한다. 게이트 커패시턴스에 저장된 에너지의 결과적인 증가는 게이트 전기장을 통해 변환되어 두께 >50nm에서 금속 산화물 반도체에 벌크 축적을 달성한다.

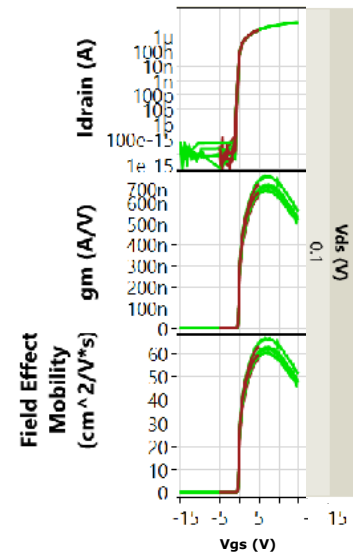
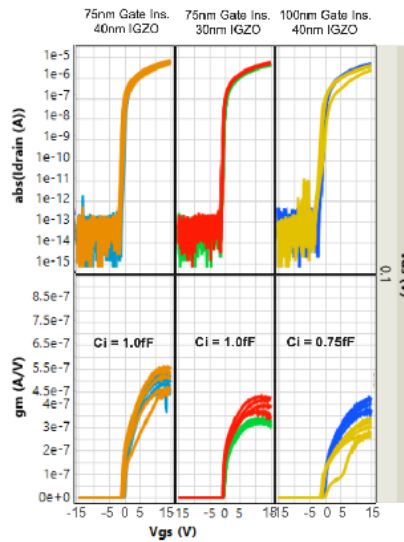
이것은 트랜스컨덕턴스 및 이동도를 극적으로 증가시키면서, 주어진 채널 치수들의 세트에 대해  $I_{DS, sat}$ 를 증가시킨다 - 종래의 금속 산화물 TFT들보다 더 낮은  $V_{GS}$ 에서 그렇게 한다.

하이-k 유전체 산화물 게이트 절연체는 얇은 절연체에 대해 더 높은 항복 전압을 초래하여, 누설 전류를 극적으로 감소시키면서, 전통적인 금속 산화물 TFT들보다 더 큰 크기의 게이트 전계 강도를 가능하게 한다.

얇은 게이트 절연체는 증가된 이동성을 야기하는 한편, 게이트 절연체, 금속 산화물 반도체 및 에칭 정지 층의 산소 함량을 밸런싱하는 것은 PBTIS, NBTIS, SS 성능을 손상시키는 것을 회피한다.



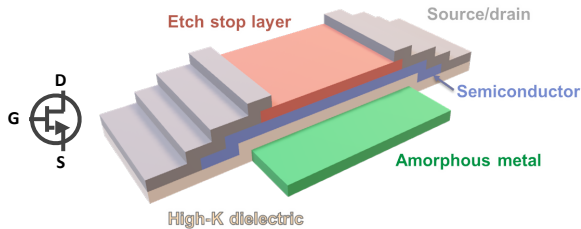
게이트 전기장 세기 증가는 게이트 절연체 두께가 감소됨에 따라 gm과의 다소 선형 관계로부터 지수 관계로 전이한다. 따라서 트랜스컨덕턴스는 게이트 커패시턴스보다 빠르게 증가하여 <math>1V</math> 20V PBTIS로 더 얇은 게이트 절연체 - > 70  $cm^2/V\cdot s</math>로 필드 효과 이동도를 증가시킵니다.$



데이터는 또한 증가하는 IGZO 두께에 따라 증가하는 gm 및  $I_{DS, sat}$ 를 보여주는데 - 이는 벌크 축적 두께가 40nm를 초과함을 나타냄 - 이는 증가하는 IGZO 두께에 따라  $\mu FE$ 의 추가적인 증가를 약속한다.



# IGZO AMeTFT 성능: 뛰어난 안정성과 높은 이동성



TFT Technology Comparison

Performance Specification	Symbol		SHARP LTPS TFT (W/L = 10/7.5μm)	SHARP "IGZO 7" TFT (W/L = 10/7.5μm)	LG Display IGZO TFT (W/L = 26/10μm)	Samsung Display IGZO TFT (W/L = 2.6/4μm)	CEC Panda IGZO TFT (W/L = 10/6μm)	IGZO AMeTFT (W/L = 9.0/9.0μm)	Goal	Units
Threshold Voltage	V(TH)		1.5	1.0	0	0.75	0	0	0	Volts
Drain-Source Current	I(DS)	V(GS) = 1V V(DS) = 0.1V		0.1	0.1	0.5	0.01	0.5		μAmps
		V(GS) = 5V V(DS) = 3V						75	100	μAmps
		V(GS) = 20V V(DS) = 10V	450	450	20	50	20			μAmps
Field Effect Electron Mobility	μ(FE)	V(GS) ≥ V(TH)	90	40		8	13	75	100	cm <sup>2</sup> /V-s
On-Off Current Ratio	I(ON)/I(OFF)	V(ON) ≥ V(TH) V(OFF) = 0V	10 <sup>6</sup>	>10 <sup>9</sup>		>10 <sup>9</sup>		>10 <sup>9</sup>	>10 <sup>9</sup>	
Subthreshold Swing	SS		0.3	0.1				0.1	0.1	V/dec
Operating Stress	NBTS									
-10V Stress		-15 ≥ V(GS) ≥ +15V V(DS) = 0.1V						(7200 sec 80°C) -0.25	(7200 sec 80°C) -0.25	Volts
-20V Stress		-15 ≥ V(GS) ≥ +15V V(DS) = 0.1V				(3600 sec 60°C) -0.75		(7200 sec 80°C) -0.5	(7200 sec 80°C) -0.5	Volts
-30V Stress		-15 ≥ V(GS) ≥ +15V V(DS) = 0.1V	(3600 sec, 60°C) -0.4	(3600 sec, 60°C) -0.4	(3600 sec, 60°C) -0.1		(7200 sec, 60°C) -0.4	(7200 sec 80°C) -0.5	(7200 sec 80°C) -0.5	Volts
	PBTS									
10V Stress		-15 ≥ V(GS) ≥ +15V V(DS) = 0.1V						(7200 sec 80°C) 0.25	(7200 sec 80°C) 0.25	Volts
20V Stress		-15 ≥ V(GS) ≥ +15V V(DS) = 0.1V				(3600 sec 60°C) 0.5		(7200 sec 80°C) 0.5	(7200 sec 80°C) 0.5	Volts
30V Stress		-15 ≥ V(GS) ≥ +15V V(DS) = 0.1V	(3600 sec, 60°C) 0.8	(3600 sec, 60°C) 0.4			(7200 sec, 60°C) 0.4	(7200 sec 80°C) 1.7	(7200 sec 80°C) 0.5	Volts

Sharp LTPS, IGZO 7 TFT data from "Development of High Quality IGZO-TFT with Same On-Current as LTPS", 2020 Society for Information Display International Symposium Digest of Technical Papers, September 2020.

Samsung Display data from "High Mobility Oxide Thin-film Transistors for AMOLED Displays", 2022 Society for Information Display Technical Symposium, May 2022.

# 터널링 일렉트로닉스: 탁월한 속도와 단순성

비정질 반도체 이동도는 박막 트랜지스터 성능을 제한하면서 TFT 제조의 복잡성을 증가시킵니다. 이는 고성능 가요성 집적 회로를 향한 경로와 모순됩니다. 우리의 목표: 박막 트랜지스터의 반도체 재료에 의존하는 가장 큰 방해물을 제거하여 유연한 집적 회로의 미래를 정의합니다.

상업적으로 실행 가능한 최초의 파울러-노드하임 양자 터널링 장치

- 반도체의 이동성의 한계를 없애고
- 수직 정렬 공차를 덜 중요하게 하고
- 새로운 수준의 스위칭 속도 정의

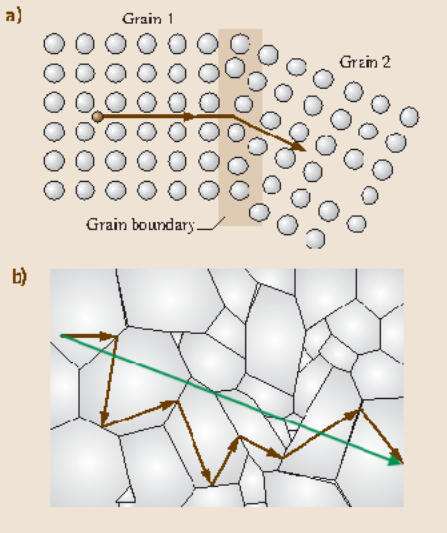
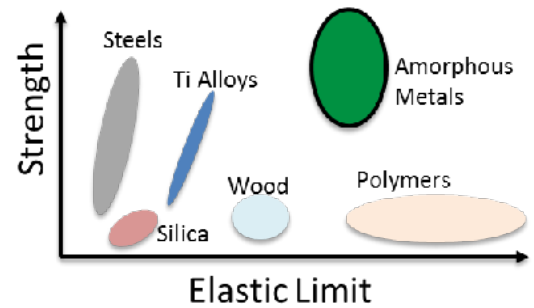
낮은 속도와 높은 속도 모두에서 가변 이미지 주사율 성능을 최대화하여 게임 같은 이미지 품질을 구동하고 모바일 장치 배터리 수명을 획기적으로 개선합니다.

모두 가요성 기판에 이상적인 완전 비정질 재료 스택에 있다.

세계 최대 디스플레이 제조업체와 공동으로 제작한 Display Week 2018(AMNR-IPS LCD 85ppi 5" 60Hz)에서 업계 최초의 양자 터널링 백플레인을 시연했습니다. 이는 Amorphyx와 그 기술이 기존 디스플레이 제조 인프라를 활용할 수 있다는 증거입니다. AMR-IPS LCD는 0.1Hz 미만의 이미지 새로 고침 속도와 액정이 지원할 수 있는 만큼 빠른 이미지 새로 고침 속도를 지원합니다.

## 유연함

비정질 금속은 물질들의 두 가지 특성을 독특하게 결합시킵니다: 그것들은 강철보다 더 강하면서도 중합체만큼 유연하다. 이러한 조합은 양자 터널링 전자 디바이스를 가요성 디스플레이에 이상적으로 만든다.



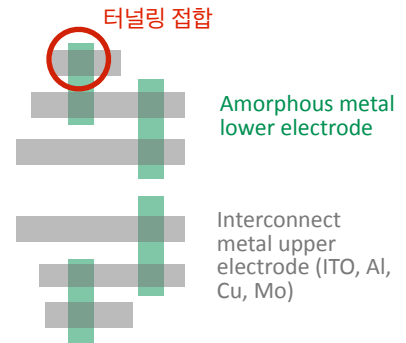
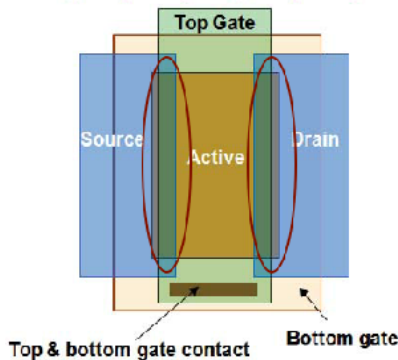
## 빠르다

전자는 반도체(갈색 화살표)에서 결정립계 (grain boundary)를 따라 전도한다. 그러나 터널링 전자는 물질을 통해 직선으로 이동합니다 (녹색 화살표). 터널링 전자 디바이스가 임의의 반도체 기반 디바이스를 초과하는 속도에서 전환할 수 있는 이유다.

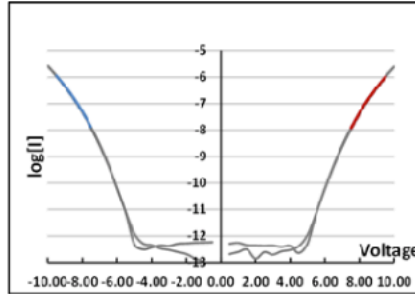
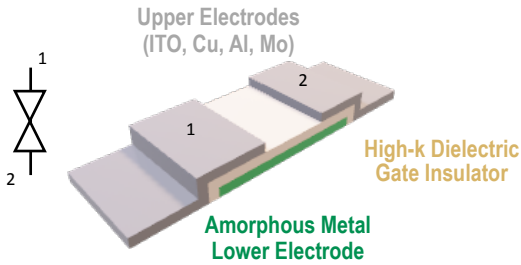
## 간단합니다

한 쌍의 AMNR은 픽셀 회로의 TFT를 대체한다.

TFT(제1 이미지의 하향식 뷰)에서, 게이트-반도체-드레인/소스 금속의 임계 수직 정렬 치수는 1 $\mu$ m 미만이다. AMNR(제2 이미지의 하향식 뷰)에서, 임계 수직 정렬은 하부 전극 위의 상부 전극 - 터널링 접합이다. 이 치수는 종종 5 $\mu$ m를 초과합니다.



# AMNR 성능: 속도. 단순함. 안정성.



Non linearized IV data format

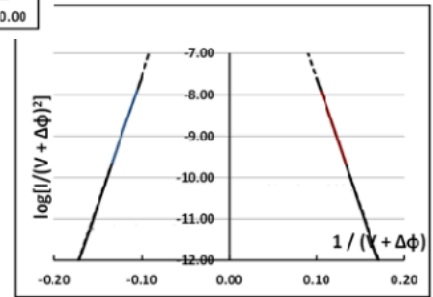
$$I = A(V + \Delta\phi)^2 e^{\left(\frac{B}{V + \Delta\phi}\right)}$$

Linearized IV data format

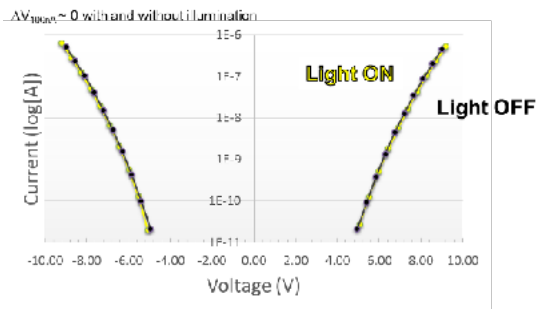
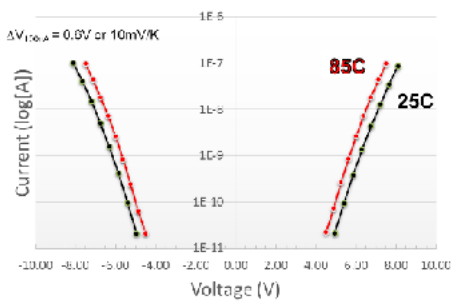
$$\ln \frac{I}{(V + \Delta\phi)^2} = \frac{B}{V + \Delta\phi} + \ln A$$

$\ln \frac{I}{(V + \Delta\phi)^2}$  =  $\frac{B}{V + \Delta\phi}$  +  $\ln A$

$y$  =  $\frac{1}{x}$  +  $b$



AMNR I-V 곡선은 Fowler-Nordheim 전도 방정식에 대해 0.9999 상관성을 보인다.



AMNR 7200sec 스트레스 성능은 25°C, 80°C 및 7000 nits의 백색광으로 조명되는 다양한 제어 전압에 적용됩니다. 결과는 파울러-노르트하임 전도를 위해 온도 또는 광에 대한 비교적 낮은 민감도를 나타낸다.

AMNR은 비정질 금속 베이스를 공유하는 2-단자 쌍의 터널링 다이오드이다. 이 물리적 구조는 0V/0A에서 I-V 대칭성을 보장하며, 양방향 스위치로서 고속, 고신뢰성 성능에 매우 중요합니다.

비정질 금속 하부 전극은 LCD 및 OLED 행 선택 라인들에 대해 전형적인 전압들에서 파울러-노드하임 터널링에 대해 요구되는 비교적 얇은 절연체를 가능하게 한다. 또한 터널링 접합에 걸쳐 균일한 전류 밀도 분포를 보장합니다. 디스플레이 응용 분야에서 50,000시간 이상의 작업을 지원하는 AMNR에 매우 중요합니다.

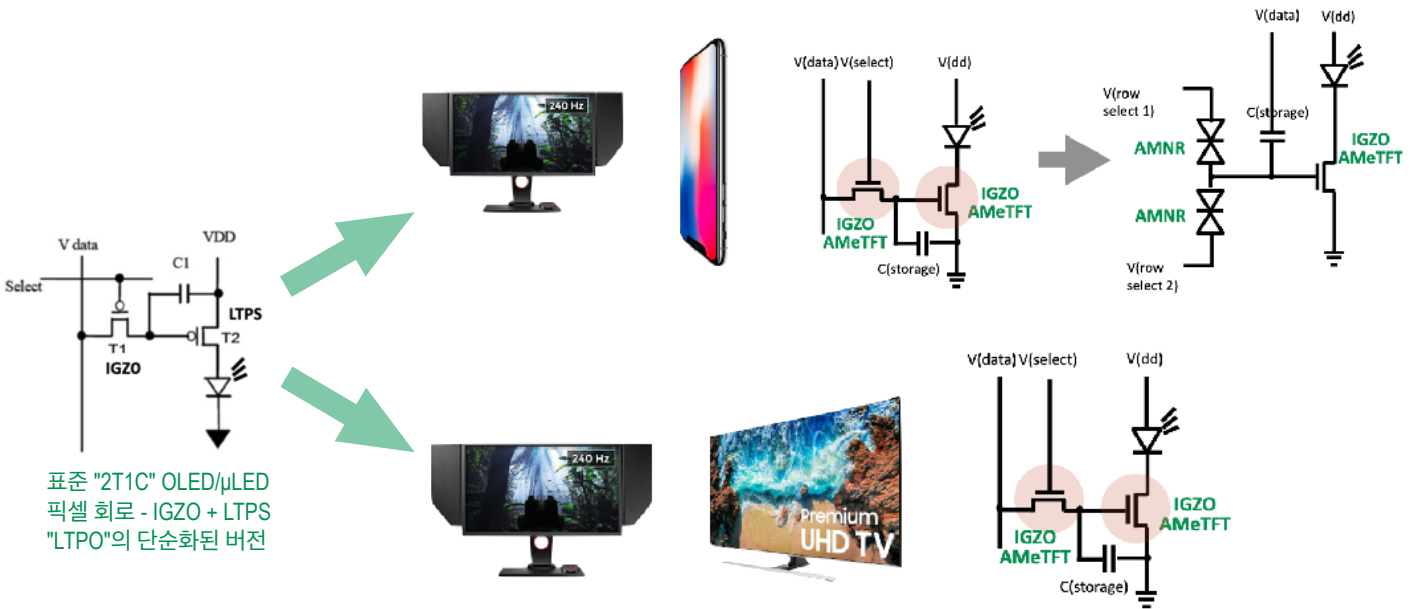
AMNR의 전류 전도 한계는 면적이 동일한 두 터널링 접합의 치수로 정의된다. 전류 전도는 터널링 접합 영역에 비례하여 커진다.

AMNR의 F-N 터널링 동작의 독특한 특징은 스위칭 속도가 동작 전압과 무관하다는 것이다. 이는 "슬루 레이트(slew rate)"의 개념을 재정의하는데, 이는 일정 기간 동안의 전압의 변화에 응답하는 전류의 변화로서, AMNR을 THz 레이트로 스위칭할 수 있게 하며, 이는 박막 전자장치에서 결코 가능하지 않게 한다.

디스플레이 업계 최대 제조업체와 공동 개발한 AMNR-IPS LCD 디스플레이는 디스플레이 전원을 끄고 픽셀 밝기를 5분 이상 8비트 해상도로 유지하는 기능을 입증했습니다. AMNR-IPS는 파울러-노드하임 터널링 디바이스에 대한 최소 누설 전류 이론을 검증한다.



# 기술 로드맵



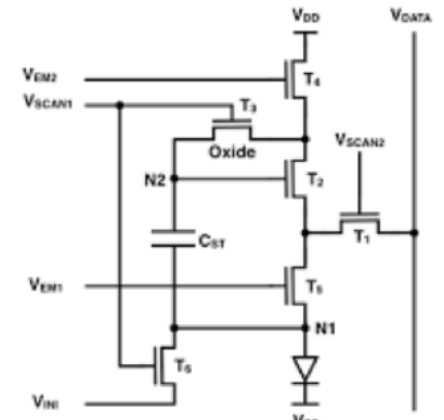
표준 "2T1C" OLED/μLED 픽셀 회로 - IGZO + LTPS "LTPO"의 단순화된 버전

고성능 박막 디바이스의 장점 중 하나는 회로 성능을 손상시키지 않고 회로 구조를 단순화하는 능력이다.

IGZO AMeTFT의 높은 이동도 및 동작 안정성은 프리미엄 AMOLED 및 μLED 소형-대-중간 영역 디스플레이들에 대한 선택의 백플레인인 LTPO 픽셀 회로를 극적으로 단순화하는 경로를 생성한다. IGZO AMeTFT의 누설 전류는 - 모든 IGZO TFT와 마찬가지로 - LTPS TFT 누설 전류보다 낮은 크기의 차수이다.

비교적 높은 LTPS TFT 누설 전류는 시간에 걸쳐 완전한 휘도 범위를 유지하기 위해 인-픽셀 샘플-및-홀드 회로의 추가적인 복잡성을 요구한다. IGZO AMeTFT는 IGZO-레벨 안정성을 유지하면서 전통적인 IGZO TFT가 제공하지 않는 LTPS-레벨 이동성으로 LTPS TFT를 고유하게 대체한다. IGZO AMeTFT는 0.1-240Hz 가변 이미지 리프레시 속도를 포함하여 기존의 2 TFT/1 커패시터 픽셀 회로가 프리미엄 AMOLED 및 μLED 디스플레이의 요구 사항을 충족할 수 있도록 지원합니다.

Amorphyx의 중 소형 영역 디스플레이 로드맵은 IGZO AMeTFT를 행 선택 스위치로 대체하여 훨씬 더 높은 수준의 안정성 성능을 제공합니다. 2 AMNR/1 TFT/1 커패시터 "211" 픽셀 회로는 더 넓은 가변 이미지 리프레시 범위를 가능하게 합니다.



애플의 특허 받은 저온 폴리 실리콘 산화물 AMOLED/μLED 픽셀 회로는 6 TFT/1 커패시터 구조이다. 그것은 시간에 따른 LTPS TFT의 성능 저하를 보상하기 위해 발광기를 통한 LTPS TFT 구동 전류 주위에 1 비트 샘플-앤-홀드 회로를 구현한다. IGZO(Oxide) TFT는 화소 행 인에이블 기능을 수행한다.



# "2T1C" IGZO AMeTFT: 작은 영역 및 큰 영역 디스플레이

LTPO에 비해 개선된 이미지 품질, 비용, 제조성

## 주요 이점

이미지 해상도 증가, 새로 고침 빈도\

제조 능력 향상

디스플레이 제조 단순화

- AMNR의 매우 높은 스위칭 속도와 표준 TFT에 비해 개선된 AMeTFT의 무어의 법칙을 결합합니다.

새로 고침 빈도 증가

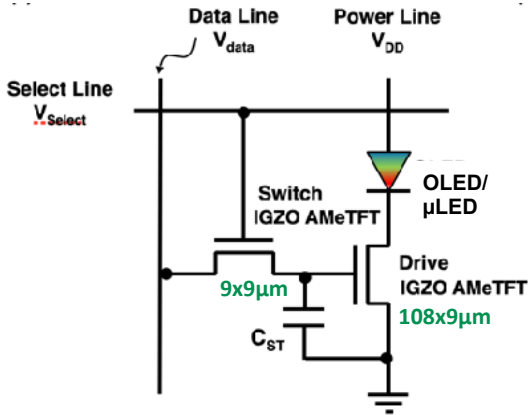
고해상도

LTPO에 비해 마스크 수 50% 감소

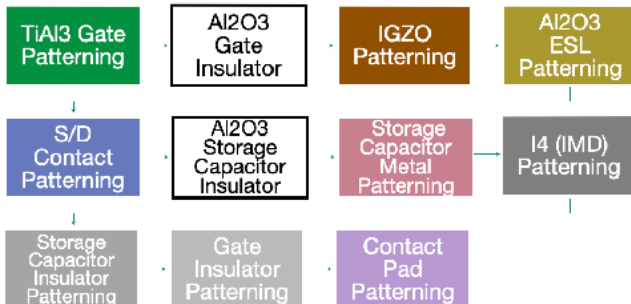
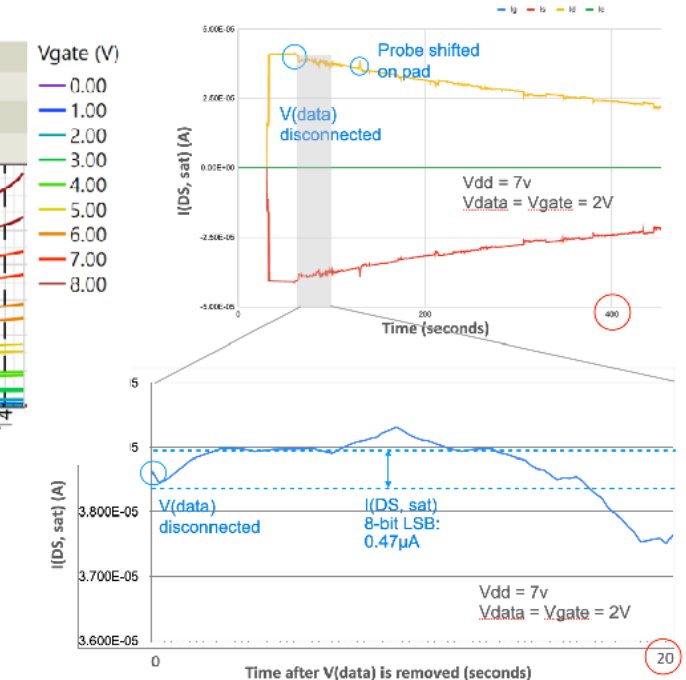
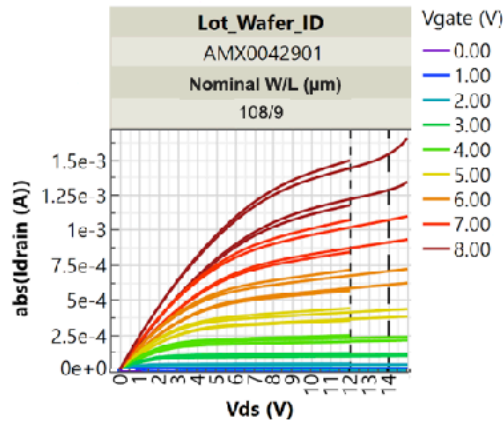
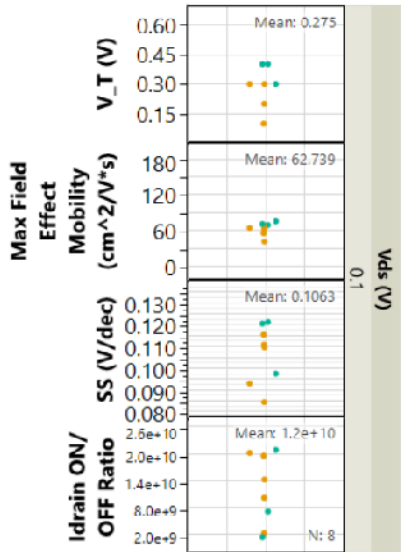
- 유연하고 견고한 디스플레이에 이상적인 소재 시스템

- 게이트 온 어레이

- AMNR의 동급 최고의 누설 성능, AMeTFT는 0.1-120Hz 이미지 리프레시 속도 지원



W/L = 108/9µm  
IGZO AMeTFT



$I(ds) @ V(ds)|_{7v}, V(data)|_{2v} = 40\mu A$

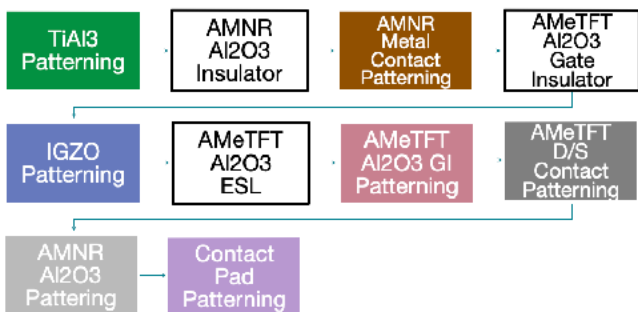
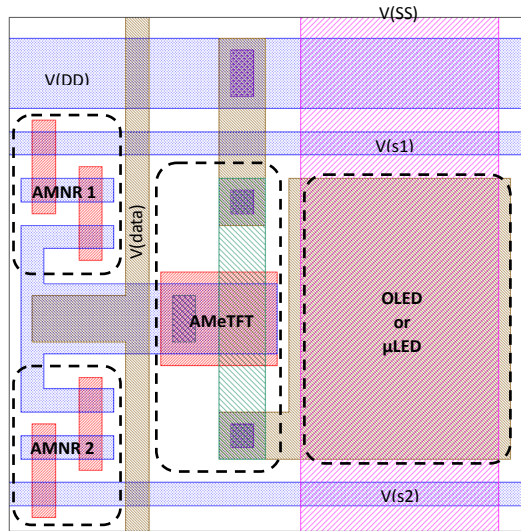
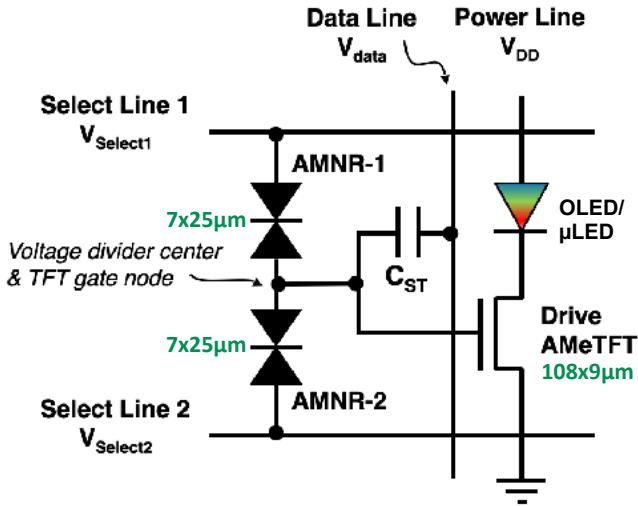
8 bits  $I( DS)$  resolution - LSB =  $0.47\mu A$

$V(data)$  프로브가 단선된 후,  $I(ds)$ 는 17 후에  $0.47\mu A$ 로 붕괴한다

초 - 0.06Hz 이미지 새로 고침 빈도



# "211": IGZO AMeTFT + AMNR 중소형 영역 디스플레이



LTPO에 비해 개선된 이미지 품질, 비용, 제조성

## 주요 이점

이미지 해상도, 새로 고침 빈도 증가

제조 능력 향상

유연한 디스플레이 제조 단순화

- AMNR의 매우 높은 스위칭 속도와 표준 TFT에 비해 개선된 AMeTFT의 Moore의 법칙을 결합합니다.

새로 고침 빈도 증가

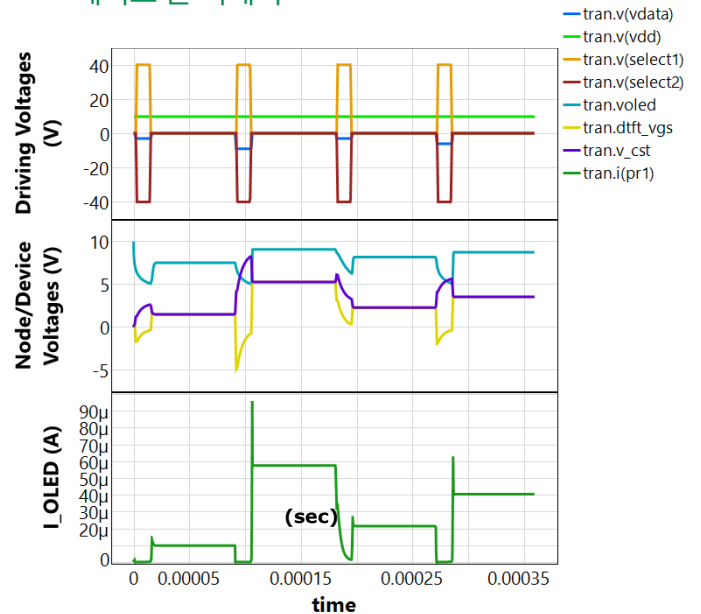
고해상도

LTPO에 비해 마스크 수 50% 감소

- 유연하고 견고한 디스플레이에 이상적인 소재 시스템

- 동급 최고의 AMNR, AMeTFT 누설 성능  
0.01-240Hz 이미지 새로 고침 속도 설정

## 게이트 온 어레이



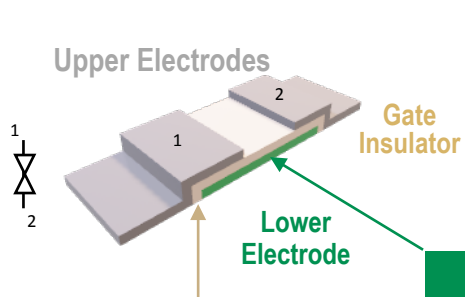
Amorphyx proprietary information. The Amorphyx logo and "Simple. For a Change" are trademarks of Amorphyx.

Products and product information are subject to change without notice.

Amorphyx, Inc. | [info@amorphyx.com](mailto:info@amorphyx.com) | [www.amorphyx.com](http://www.amorphyx.com) | All contents © 2013-22 Amorphyx, Inc.



# AMNR-IPS: 게임 모니터



상부 전극들은 ITO, Cu, Al, Mo일 수 있고 - 하부 전극 일함수는 파울러-노드하임 양자 터널링을 위해 엔지니어링될 수 있다

- 고유전율**
- $Al_2O_3$  100-250Å
  - Room Temperature Sputter
  - <math>5\text{\AA}</math> RMS surface roughness

- 비정질 금속 게이트**
- $TiAl_3$  250-500Å
  - Room Temperature Sputter
  - Wet or dry etch

• 실리콘-기반 게이트 절연체들에 관련된 누설 전류, VTH 변동들을 감소시킨다

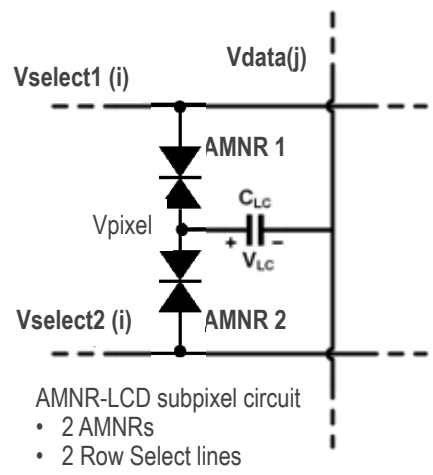
• 게이트 절연체의 두께가 얇아 이동성이 향상됩니다.

**240Hz를 초과하는 이미지 주사율 구동, LCD 제조 단순화**

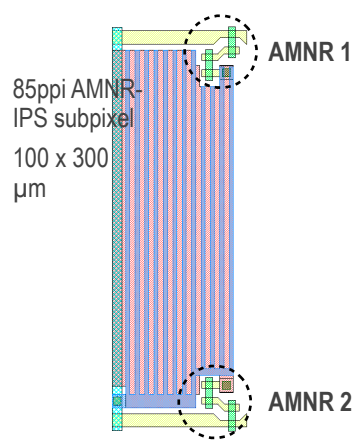
**주요 이점**

해상도, 이미지새로 고침 빈도 증가  
제조 능력 향상

- 반도체 없음
  - 디스플레이 백플레인 전체의 성능 변화를 줄여 이미지 품질 균일성 향상
  - 빛, 온도에 대한 성능 민감도 최소화 - 디스플레이 수명 동안 이미지 품질 저하 최소화
- 간단한 물리적 구조는 수직 정렬 포토리소그래피 문제를 제거한다
  - 운영 라인 처리량 시간 단축
- 누설 전류 없음
  - 가변 이미지 새로 고침 빈도 지원
  - 스토리지 커패시터 불필요
- VA 및 IPS 구조 지원
  - 특히 받은 AMNR-IPS 픽셀 구현



- AMNR-LCD subpixel circuit
- 2 AMNRs
  - 2 Row Select lines

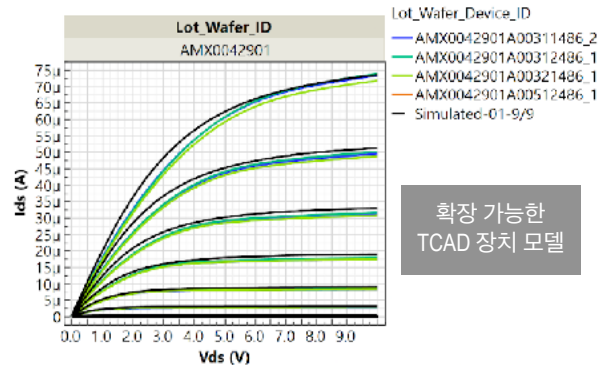


5" 85ppi AMNR-IPS LCD 패널은 BOE의 G2.5 R&D fab에서 공동 설계 및 제작되었습니다. 이미지를 클릭하여 YouTube 동영상을 표시합니다.



# 지적 재산

## 45 특허 부여 또는 기소



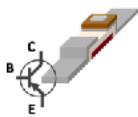
확장 가능한  
TCAD 장치 모델



**AMTFT**  
 US11183585  
 TW201942979  
 CN1119119302  
 KR20200130466  
 JP2021520060

**Semiconductor Smoothness**  
 US2021053815  
 TW2021110137212  
 PCT/US2021053815

**Amorphous Metal Top Emission OLED**  
 US202263311783P

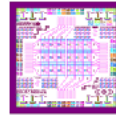


**AMHET**  
 US11069799  
 US10672898  
 CN109564892  
 KR20190018008  
 TW1678738  
 JP2019525461



**AMIM**  
 US8436337  
 US8822978  
**AMNR**  
 US9099230  
 JP6212125  
 CN10526461  
 TW1532063  
 KR20150084879

**AMNR-X**  
 US10438841  
 US10777448  
 US10971392  
 US10937687  
 TW1669782  
 JP6692439  
 CN108352358  
 KR102147141



**"211" AMNR+AMTFT**  
 US2021037065  
 TW2021110121473  
 WO2021252934

**AMNR-based Circuits**  
 US201862776931  
 US20220028345  
 TW202029172  
 CN113272884  
 KR20210090272  
 WO2020118268

**AMNR-IPS**  
 US10234734  
 TW1639875  
 JP2018524642  
 KR20180025988  
 CN107924094

Granted  
In Prosecution

다중 변수 분석 데이터베이스

	Controllab	Increment	Min	Max	Chosen value	Increment	Starting	Impact on mobility	Impact on Vth	Impact on PBTS	Impact on NBTS	Impact on mobility	Impact on Vth	Impact on PBTS	Impact on NBTS	
S1 thickness	Yes	5nm increments	20	50	46.26	50.00	40.00	0.45			0.04	22	0	0	2	
S1 O2	Yes	.25% increments	1	10	6.54	6.75	3.00		0.53						4	
I1 O2	Yes	.25% increments	5	15							-0.59				-6	
I1 thickness	Yes	5nm increments	50	100							0.01				1	
ESL O2	Yes	.25% increments	20	40											8	
ESL thickness	Yes	2nm increments	10	20							0.55				8	
S1 pressure	Yes	0.2 mTorr	3.25	5							-0.35				-2	
Post processing anneal temp	Yes	1 degree	170	190	177.89	178.00	174.00	0.11	-0.13	1.78		19	-23	317	0	
Process processing anneal time	Yes	1 minute	60	120	119.76	120.00	120.00	0.80		0.02		96	0	0	0	
Stress voltage			-30	30												
Coefficient																
												Achieved	56.9	0.1	-0.7	-1.0
												Target	0	0	0	0
												Difference	-0.1	-0.7	-1.0	-1.0
												Amount deviation outside 1	0.1	0.7	1.0	1.0
												Outside 1	0.0	0.0	0.0	0.0
												Optimal	56.9			





# 공동 작업

	Research Collaboration 리서치 공동 작업	Product Collaboration 제품 공동 작업	Product Optimization 제품 최적화	Pilot Production 시험 생산	Production 생산
<b>목표</b>	고객 R&D fab 에서 Amorphyx 기술 기반 디스플레이 백플레인 제작	디스플레이 개념 증명 제작 고객 사양에 Amorphyx 기술 기반 백플레인 사용		대량 생산을 위해 Amorphyx 기술 기반 백플레인을 사용하여 제품 준비	Amorphyx 기술 기반 백플레인을 이용한 제품 양산
<b>상용 용어</b>	<ul style="list-style-type: none"> <li>12개월 연구 협력 라이선스</li> <li>계약 시 지급</li> <li>사양을 충족하는 필름당 요금</li> <li>사양 준수 백플레인 어레이 비용</li> </ul>	<ul style="list-style-type: none"> <li>제품별 제품 개발 라이선스</li> <li>매분기당 요금</li> </ul>		<ul style="list-style-type: none"> <li>제품별, 제조 설비별 생산 라이선스</li> <li>매분기당 요금</li> </ul>	<ul style="list-style-type: none"> <li>제품별, 제조 설비별 생산 라이선스</li> <li>평방미터당 제조된 전사용 로열티</li> <li>최소 볼륨 충족 후 구매 옵션</li> </ul>

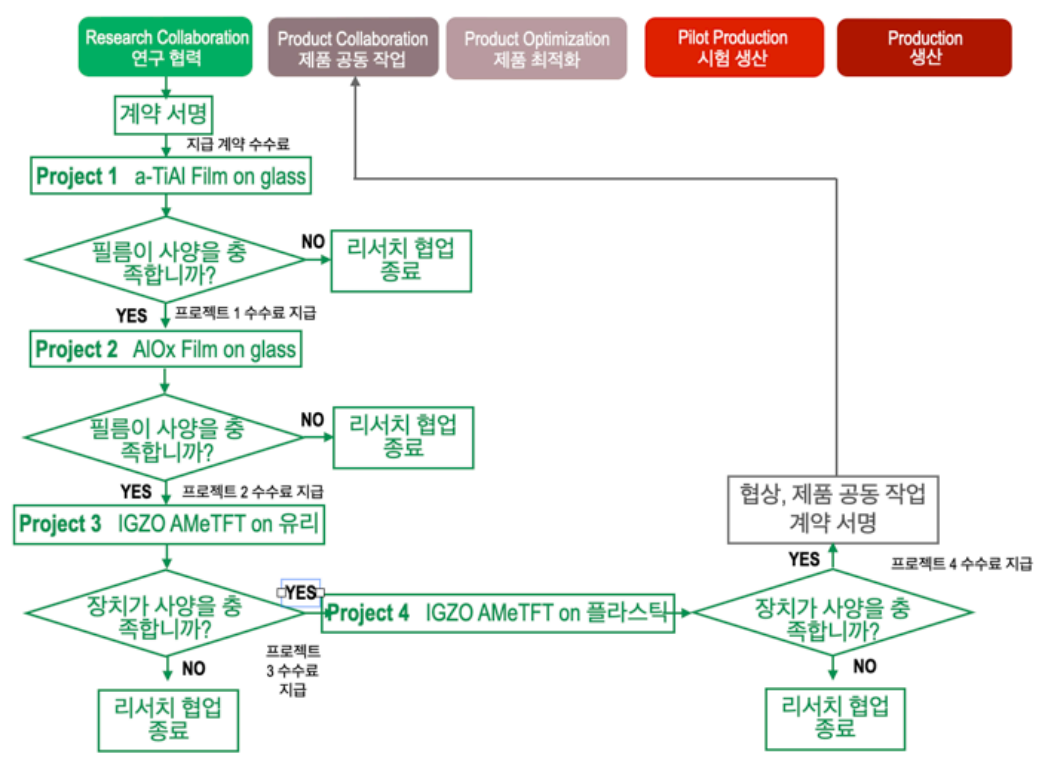
Amorphyx 의 박막 소자 기술의 기반은 효율적이고 효과적으로 고객의 제조 라인에 이전하는 능력이다.

이 재단은 고객이 당사의 연구 및 개발 프로그램의 결과에 완전히 액세스할 수 있도록 설계된 도구로 제작되었습니다.

- 디바이스 전기적 성능에 박막 파라미터와 관련된 Amorphyx 데이터베이스에 대한 온라인 액세스;
- 박막 파라미터와 소자 전기 성능 사이의 관계를 이해하기 위해 Amorphyx의 독점 이론적 모델에 대한 온라인 액세스; 및
- 회로 설계를 위한 SPICE 호환 장치 모델.

고객 관계의 첫 번째 단계인 연구 공동 작업 -은 고객의 제조 라인에 Amorphyx 기술을 설정합니다. 이를 통해 고객 기술 팀은 고객 운영 팀을 지원하기 위한 Amorphyx 기술을 즉시 완벽하게 이해할 수 있습니다.

리서치 콜라보레이션은 Amorphyx 기술에 대한 고객의 재무 및 시간 투자의 위험을 최소화하기 위해 설계되었습니다. 적시에 성공적인 리서치 협업을 통해 고객의 기술 팀은 운영 지원에 최선을 다할 수 있습니다.



공동 작업 기회에 대한 자세한 내용은 CEO John Brewer [jbrewer@amorphyx.com](mailto:jbrewer@amorphyx.com) 에게 문의하십시오.